

PATENT ABSTRACTS OF JAPAN

(1)

(11)Publication number : 2002-270859

(43)Date of publication of application : 20.09.2002

(51)Int.Cl.

H01L 31/02

H01L 27/14

H01L 33/00

(21)Application number : 2001-361569

(71)Applicant : MITSUI CHEMICALS INC

(22)Date of filing : 27.11.2001

(72)Inventor : TANAKA HIROBUMI
OKAMOTO KAZUHISA

(30)Priority

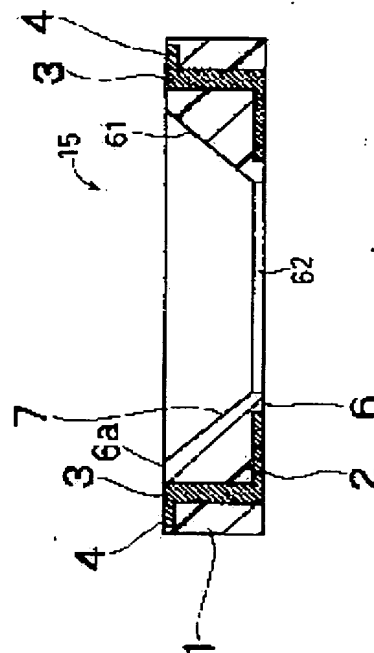
Priority number : 2000359155 Priority date : 27.11.2000 Priority country : JP

(54) PACKAGE FOR PHOTOELECTRIC ELEMENT AND METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a package for photoelectric elements for forming a wiring pattern with high dimension accuracy, low dust generation properties, and low costs when mounting a photoelectric element such as a photosensor, and to provide the manufacturing method of the package.

SOLUTION: A stamper mask 19 that becomes the pattern of a substrate 1 is treated by nickel plating 27, stampers 17 and 37 for injection molding are formed, grooves 47 and 48, and 51 and 52 are formed on an element-mounting surface 6 and an opposing surface 6a by injection molding, the surface of the substrate 1 including the grooves 47 and 48, and 51 and 52 is treated by copper plating 56, the plated element-mounting surface 6 and the opposing surface 6a are polished, and conductive materials in the grooves 47 and 48, and 51 and 52 is divided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-270859

(P2002-270859A)

(43)公開日 平成14年9月20日(2002.9.20)

(51)Int.Cl. ⁷	識別記号	F I	テームト*(参考)
H 0 1 L 31/02		H 0 1 L 33/00	N 4 M 1 1 8
27/14		31/02	B 5 F 0 4 1
33/00		27/14	D 5 F 0 8 8

審査請求 未請求 請求項の数13 O L (全 16 頁)

(21)出願番号 特願2001-361569(P2001-361569)

(22)出願日 平成13年11月27日(2001.11.27)

(31)優先権主張番号 特願2000-359155(P2000-359155)

(32)優先日 平成12年11月27日(2000.11.27)

(33)優先権主張国 日本(J P)

(71)出願人 000005887
三井化学株式会社
東京都千代田区霞が関三丁目2番5号

(72)発明者 田中 博文
東京都千代田区霞が関三丁目2番5号 三井化学株式会社内

(72)発明者 岡本 和久
千葉県袖ヶ浦市長浦580-32 三井化学株式会社内

(74)代理人 100075557
弁理士 西教 圭一郎 (外1名)

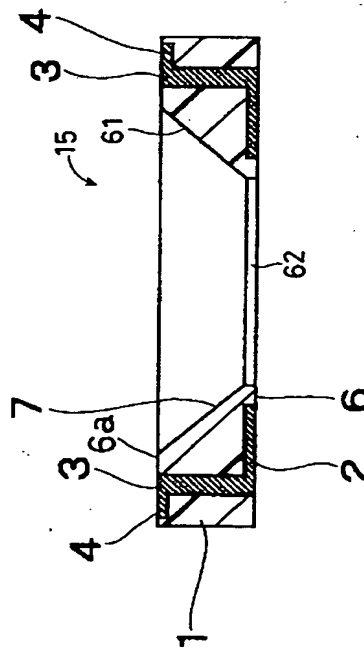
最終頁に続く

(54)【発明の名称】 光電素子用パッケージおよびその製造方法

(57)【要約】

【課題】 光センサ等の光電素子を搭載する際、高い寸法精度、低発塵性、低コストで配線パターンを形成できる光電素子用パッケージおよびその製造方法を提供する。

【解決手段】 基体1の原型となるスタンパマスタ19にニッケルメッキ27を施して、射出成形用のスタンパ17、37を形成し、射出成形によって素子取付面6および対向面6aに溝47、48;51、52を形成し、溝47、48;51、52を含む基体1表面に銅メッキ56を施した後、メッキされた素子取付面6および対向面6aを研磨して、溝47、48;51、52中の導電材料を区分する。



【特許請求の範囲】

【請求項 1】 光電素子が搭載される素子取付面、素子取付面に対向する対向面、および対向面から素子取付面を貫く光導入貫通孔を有する基体を備え、

素子取付面および／または対向面には、溝が形成され、溝の中には、配線導体が形成されることを特徴とする光電素子用パッケージ。

【請求項 2】 基体には、素子取付面と対向面とを連絡するスルーホールが形成され、

スルーホールには、配線導体が形成されることを特徴とする請求項 1 記載の光電素子用パッケージ。

【請求項 3】 基体の側面には、素子取付面と対向面とを連絡する半割りのスルーホールが形成され、

スルーホールには、配線導体が形成されることを特徴とする請求項 1 記載の光電素子用パッケージ。

【請求項 4】 基体の側面には、素子取付面の溝と連絡する側面溝が形成され、

側面溝の中には、配線導体が形成されることを特徴とする請求項 1 記載の光電素子用パッケージ。

【請求項 5】 側面溝の深さは、素子取付面の溝の深さの 2～10 倍の範囲であることを特徴とする請求項 4 記載の光電素子用パッケージ。

【請求項 6】 配線導体は、金属メッキで形成されることを特徴とする請求項 1～5 のいずれかに記載の光電素子用パッケージ。

【請求項 7】 基体が低発塵性の熱硬化性樹脂から成ることを特徴とする請求項 1～6 のいずれかに記載の光電素子用パッケージ。

【請求項 8】 基体が低発塵性の熱可塑性樹脂から成ることを特徴とする請求項 1～6 のいずれかに記載の光電素子用パッケージ。

【請求項 9】 光電素子が搭載される素子取付面、素子取付面に対向する対向面、および対向面から素子取付面を貫く光導入貫通孔を有する基体を備える光電素子用パッケージの製造方法であって、

素子取付面および／または対向面の配線パターンに対応した第 1 凸部と、光導入貫通孔を形成するための第 2 凸部を有するスタンプを取り付けた金型に、熔融樹脂を射出して射出成形し、配線パターンに対応した溝および光導入貫通孔に対応する凹所を持つ基体を形成する工程と、

基体の素子取付面および／または対向面に導電材料のメッキを施す工程と、

メッキされた素子取付面および／または対向面を研磨して、溝中の導電材料を区分する工程と、

光導入貫通孔に対応する凹所の底部を打ち抜いて光導入貫通孔を形成する工程を含むことを特徴とする光電素子用パッケージの製造方法。

【請求項 10】 光電素子が搭載される素子取付面、素子取付面に対向する対向面、および対向面から素子取付

面を貫く光導入貫通孔を有する基体を備え、

溝の中には、配線導体が形成されることを特徴とする請求項 9 記載の製造方法で得られた光電素子用パッケージ。

【請求項 11】 フォトリソグラフィ法によって、基板上に、前記第 1 凸部に対応する透孔を有するフォトレジスト層を形成する工程と、

フォトレジスト層と、前記透孔から露出した基板との上に、金属メッキを施して、前記透孔を、メッキ金属によって塞ぐ厚みを有する金属メッキ層を形成する工程と、

この形成された金属メッキ層を、基板から剥離する工程と、

この剥離した金属メッキ層を、前記第 2 凸部に対応して深絞り加工し、射出成形用の前記スタンプを製造する工程を含むことを特徴とする請求項 9 記載の光電素子用パッケージの製造方法。

【請求項 12】 スタンプの前記第 2 凸部は、樹脂が射出される射出成形空間に向かって先細となるように、傾斜して形成されることを特徴とする請求項 11 記載の光電素子用パッケージの製造方法。

【請求項 13】 基体には、素子取付面または対向面に臨んで、スルーホールまたは側面溝が形成され、

スタンプは、スルーホールまたは側面溝に対応する第 3 凸部を有することを特徴とする請求項 11 または 12 記載の光電素子用パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光センサ等の光電素子を搭載するための光電素子用パッケージおよびその製造方法に関する。

【0002】

【従来の技術】或る先行技術では、10mm 角以下の平面寸法を持つ小型の光センサを回路基板等に搭載する場合、従来、プリント配線板や、ポリイミドフィルム材料をベースとしてフォトリソグラフィ法を用いて回路形成を行ったフレキブル配線板に、光学系を固定するための樹脂を貼りつける構成が用いられる。

【0003】また、他の先行技術では、セラミクス基板に金属回路を焼結してセラミクス配線板を得る構成があるが、光学的寸法精度を低コストで達成することは困難である。

【0004】さらに他の先行技術では、文献(ECTC 98-097, P1109)には、受光面をガラス基板に対向させて CMOS イメージセンサチップを搭載した構成が記載されている。この構成は、TOG(TAB On Glass)モジュールと称され、表面にリード配線が形成され、裏面に紫外線硬化接着剤が塗布された TAB テープをガラス基板の上に貼り付けて、紫外線照射によって接着剤を硬化させた後、リード線とセンサチップとの間に異方性導電ペースト(ACP)を介在させた状態で加熱

圧着してペーストを硬化させる構成が採用されている。

【0005】

【発明が解決しようとする課題】これらの先行技術の配線板では、フォトリソグラフィ法によって配線パターンを形成しているため、レジストコート、マスク露光、レジスト除去、エッチング、レジスト除去などの複雑な工程を要し、しかも廃液処理などもコスト増の要因になる。

【0006】本発明の目的は、光センサ等の光電素子を搭載する際、高い寸法精度、低コストで配線パターンを形成できる光電素子用パッケージおよびその製造方法を提供することである。

【0007】

【課題を解決するための手段】本発明は、光電素子が搭載される素子取付面、素子取付面对向する対向面、および対向面から素子取付面を貫く光導入貫通孔を有する基体を備え、素子取付面および／または対向面には、溝が形成され、溝の中には、配線導体が形成されることを特徴とする光電素子用パッケージである。

【0008】本発明に従えば、素子取付面と対向面に溝を形成し、溝の中に配線導体を形成することによって、配線導体の固定強度が向上する。また、溝の深さに応じて配線導体を所望の厚さに形成できるため、従来のエッチング法よりも厚みのある高アスペクト比の配線パターンが形成可能であり、これによって電気抵抗の低減化が図られる。

【0009】また本発明は、基体には、素子取付面と対向面とを連絡するスルーホールが形成され、スルーホールには、配線導体が形成されることを特徴とする。

【0010】本発明に従えば、素子取付面と対向面とを連絡するスルーホールを形成し、スルーホールに配線導体を形成することによって、対向面に外部接続端子を配置できるため、接続ランドの設計自由度が高くなる。

【0011】また本発明は、基体の側面には、素子取付面と対向面とを連絡する半割りのスルーホールが形成され、スルーホールには、配線導体が形成されることを特徴とする。

【0012】本発明に従えば、基体の側面に素子取付面と対向面とを連絡する半割りのスルーホールを形成し、スルーホールに配線導体を形成することによって、対向面および側面に外部接続端子を配置でき、接続ランドの設計自由度が高くなる。

【0013】なお、半割りのスルーホールとは、断面形状が半円のものに限らず、角形、円弧、D字型など円周の一部を欠いた形状のものを含む。

【0014】また本発明は、基体の側面には、素子取付面の溝と連絡する側面溝が形成され、側面溝の中には、配線導体が形成されることを特徴とする。

【0015】本発明に従えば、基体の側面に素子取付面の溝と連絡する側面溝を形成し、側面溝の中に配線導体

を形成することによって、基体の側面に外部接続端子を配置できる。

【0016】また本発明は、側面溝の深さは、素子取付面の溝の深さの2～10倍の範囲であることを特徴とする。

【0017】本発明に従えば、側面溝の深さを素子取付面の溝の深さの2～10倍の範囲に設定することによって、側面の配線導体を十分な厚さに形成できるため、外部接続端子の強度が格段に向上する。そのため配線板との接続処理が安定し、接続強度も向上する。

【0018】また本発明は、配線導体は、金属メッキで形成されることを特徴とする。本発明に従えば、配線導体を金属メッキで形成することによって、十分な厚みを有し寸法精度を要する配線導体をライン幅のバラツキを小さく（たとえば公差 $\pm 1\mu\text{m}$ ）、歩留りよく、短時間で低コストに実現できる。

【0019】また本発明は、基体が低発塵性の熱硬化性樹脂から成ることを特徴とする。また本発明は、基体が低発塵性の熱可塑性樹脂から成ることを特徴とする。

【0020】本発明に従えば、基体を構成する熱硬化性または熱可塑性の合成樹脂は、低発塵性であり、これによって微細な配線導体を確実に形成することができる。

【0021】また本発明は、光電素子が搭載される素子取付面、素子取付面对向する対向面、および対向面から素子取付面を貫く光導入貫通孔を有する基体を備える光電素子用パッケージの製造方法であって、素子取付面および／または対向面の配線パターンに対応した第1凸部と、光導入貫通孔を形成するための第2凸部を有するスタンプを取り付けた金型に、溶融樹脂を射出して射出成形し、配線パターンに対応した溝および光導入貫通孔に対応する凹所を持つ基体を形成する工程と、基体の素子取付面および／または対向面に導電材料のメッキを施す工程と、メッキされた素子取付面および／または対向面を研磨して、溝中の導電材料を区分する工程と、光導入貫通孔に対応する凹所の底部を打ち抜いて光導入貫通孔を形成する工程とを含むことを特徴とする光電素子用パッケージの製造方法である。

【0022】また本発明は、光電素子が搭載される素子取付面、素子取付面对向する対向面、および対向面から素子取付面を貫く光導入貫通孔を有する基体を備え、溝の中には、配線導体が形成されることを特徴とする。

【0023】本発明に従えば、電気絶縁性合成樹脂などの材料から成る基体には、配線パターンに対応した微細な溝と、その溝とは深さなどの寸法形状が異なる光導入貫通孔を形成するための凹所とを、同一のスタンプを用いて、そのスタンプに形成された第1および第2凸部を用いて射出成形して製造することができるようになる。前述の微細な溝は、たとえば幅 $10\mu\text{m}$ 、深さ $25\mu\text{m}$ であってもよい。

【0024】本発明に従えば、基体の素子取付面または

対向面の少なくとも一方の面に溝を形成し、導電材料のメッキを施した後、メッキされた面を研磨して溝中の導電材料を区分することによって、高い寸法精度、低発塵性、低コストで配線パターンを形成できる。

【0025】また、溝の中に配線導体を形成することによって、配線導体の固定強度が向上する。また、溝の深さに応じて配線導体を所望の厚さに形成できるため、従来のエッチング法よりも厚みのある配線パターンが形成可能であり、これによって電気抵抗の低減化および信頼性の向上が図られる。

【0026】ここで光電素子とは、光ダイオード、CCD（電荷結合素子）素子、CMOSイメージセンサなどの1次元または2次元の受光面を有する受光素子、あるいは半導体レーザ素子、EL（電界ルミッセンス）素子、発光ダイオードなどの発光素子をいう。

【0027】またこのパッケージはSAW（表面弾性波）フィルタ等の部品を実装するものとしても使用できる。

【0028】また本発明は、フォトリソグラフィ法によって、基板上に、前記第1凸部に対応する透孔を有するフォトレジスト層を形成する工程と、フォトレジスト層と、前記透孔から露出した基板との上に、金属メッキを施して、前記透孔を、メッキ金属によって塞ぐ厚みを有する金属メッキ層を形成する工程と、この形成された金属メッキ層を、基板から剥離する工程と、この剥離した金属メッキ層を、前記第2凸部に対応して深絞り加工し、射出成形用の前記スタンプを製造する工程とを含むことを特徴とする。

【0029】また本発明は、スタンプの前記第2凸部は、樹脂が射出される射出成形空間に向かって先細となるように、傾斜して形成されることを特徴とする。

【0030】本発明に従えば、スタンプの第1凸部は、配線パターンに対応した微細な溝を基体に形成するための働きをする。このような微細の第1凸部は、フォトリソグラフィ法で形成することができる。その後、スタンプをプレスなどの機械的な手法で深絞り加工し、これによって光導入貫通孔に対応した第1凸部よりも大きい寸法形状を有する第2凸部をスタンプに形成することができる。したがって微細な溝に比べて寸法形状が大きい光導入貫通孔に対応した凹所を形成するための第2凸部を、金属メッキ層から成るスタンプに深絞り加工によって形成することが容易である。第2凸部を有するスタンプを、射出成形されるべき基体の対向面に配置した構成では、光導入貫通孔は、対向面から素子取付面に向かって細く形成される。本発明の実施の他の形態では、基体の素子取付面にスタンプを用いて基体を射出成形してもよく、この構成では、第2凸部、したがって光導入貫通孔は、素子取付面から対向面に向かって細く形成される。このような光導入貫通孔のテーパ部の角度は、素子取付面を基準として10°～80°の範囲であってもよ

い。本発明の実施の他の形態では、光導入貫通孔は、素子取付面と垂直であってもよい。基体の素子取付面と対向面とは、平行に形成されてもよい。このテーパ部を有する光導入貫通孔の軸線は、素子取付面および対向面に垂直である。

【0031】本発明の実施の他の形態では、光導入貫通孔のテーパ部にも、配線パターンに対応した微細な溝を形成するようにしてもよい。この構成では、光導入貫通孔は、円錐台の形状とし、これによって微細な溝中の導電材料を区分するために研磨する作業を容易にすることができる。

【0032】スタンプの第2凸部を用いて基体には光導入貫通孔に対応した比較的大きな凹所が形成され、したがってその後、光導入貫通孔を形成する打ち抜きまたはレーザ切削加工作業工程を容易に行うことができる。

【0033】本発明に従えば、スタンプを製造するには、前述のように複数の工程を必要とするが、一端、スタンプを製造した後は、そのスタンプを備える金型を用いて、射出成形によって、基体を大量生産することが容易であり、量産性に非常に優れた基体の製造が可能になる。

【0034】また本発明は、基体には、素子取付面または対向面に臨んで、スルーホールまたは側面溝が形成され、スタンプは、スルーホールまたは側面溝に対応する第3凸部を有することを特徴とする。

【0035】本発明に従えば、基体の素子取付面と対向面とを連絡する貫通孔であるスルーホール、基体の側面に形成されて素子取付面と対向面とを連絡する半割りのスルーホール、または基体の側面に形成されて素子取付面の溝と連絡する側面溝に対応して第3凸部を有するスタンプが構成され、このスタンプを用いて、基体の射出成形が行われる。こうして基体に形成されたスルーホールまたは側面溝に対応する凹所を、打ち抜き加工によって、または小形のドリルまたはレーザドリルを用いて穿孔し、または有底孔を形成する。

【0036】

【発明の実施の形態】図1は、本発明の実施の一形態の製造工程の途中における未完成のパッケージ14の断面図である。図2は、本発明の製造されたパッケージ15の断面図である。図3は、図2に示されるパッケージ15の実装状態を示す断面図である。パッケージ15の素子取付面6には、受光素子11が異方性導電ペースト（例えば、東芝ケミカル社製XAPシリーズ）、または異方性電導膜（例えば、ソニーケミカル社製FP2322D）によって接続される。

【0037】図4は本発明の実施の一形態のパッケージ15の図2における上方から見た斜視図であり、図5はパッケージ15の図2における下方から見た斜視図である。図2～図5に示されるパッケージ15の製造方法を、図6～図19および前述の図1を参照して説明す

る。本発明のパッケージ15の製造のために用いられる一方のスタンプ17は、図6～図13に示されるフォトリソグラフィ法によって製造される。まず、図6を参照して、ガラス基板18の平坦な表面上にフォトレジスト層19を、たとえば厚み25 μ mで均一に塗布する。次に図7に示されるように、フォトマスク20を用い、このフォトマスク20に形成された透孔領域21、22を介して露光用光源からの光23が照射され、フォトレジスト層19が選択的に露光される。次に図8に示されるようにフォトレジスト層19の前記透孔領域21、22に対応する露光部分が現像除去されて透孔24、25が形成される。また、レジスト工程をくり返すことで複雑な形状を得ることも可能である。

【0038】次に図9に示されるように現像後のフォトレジスト層19上に金属メッキを施すために、導電膜26が形成される。この導電膜26は、たとえばNiスパッタ膜(図9中+印で示される)によって形成され、その厚みは、たとえば600～2000Åであってもよい。次に図10に示されるようにフォトレジスト層19と、前記透孔24、25から露出した基板18との上に、導電膜26を介してNiなどの金属メッキを施し、金属メッキ層27を形成する。金属メッキ層27は、透孔24、25をメッキ金属Niによって塞ぐ厚みd1を有する。この厚みd1は、たとえば0.1～0.3mmであってもよい。また表面平滑性を出すための研磨工程も用いられる。

【0039】こうして得られた金属メッキ層27を、図11に示されるようにガラス基板18から剥離する。金属メッキ層27に残存しているフォトレジスト層19の一部分を除去する。また、この後、Niスパッタ膜を除去する工程を入れる場合もある。こうしてフォトレジスト層19の一部分19aが除去されて清浄となった金属メッキ層27が、図12に示されるように得られる。この金属メッキ層27は、前述の透孔領域21、22に対応する第1凸部28、29を有する。この後、Niスパッタ膜を除去することが、割れ、ハガレ防止のために好ましい。

【0040】図12のようにして得られた金属メッキ層27を、図13に示されるように深絞り加工して第2凸部31を形成する。この第2凸部31は、平坦な頂部32と、その頂部32の周縁に連なり、第1凸部28、29が形成された平坦な支持部33に連なる傾斜部34とを有する。こうして図13に示される金属メッキ層27の鍛造塑性加工によって、一方のスタンプ17が製造される。

【0041】図14は、他方のスタンプ37を示す断面図である。このスタンプ37は、前述のスタンプ17と同様にフォトリソグラフィ法、メッキの手法によって製造することができる。スタンプ37にも、第1凸部38、39が形成される。本発明の実施の他の形態では、

このスタンプ37にはまた、深絞り加工などの鍛造塑性加工によって、さらに大きな凸部が形成されるようにしてもよい。

【0042】図13に示される一方のスタンプ17と、図14に示される他方のスタンプ37とを用いて、射出成形を行う。

【0043】図15は、一対のスタンプ17、37を用いて射出成形を行う金型装置41の断面図である。一方のスタンプ17は、一方の金型本体42に支持され、他方のスタンプ37は、他方の金型本体43に支持され、これらの金型本体42、43間には、射出成形空間44を形成するもう1つの金型本体45が介在される。スタンプ17に形成された前記第2凸部31は、熔融された樹脂が射出される射出成形空間44に向かって、すなわち図15の下方に向かって先細となるように傾斜して四角錐台状に形成される。射出成形に用いられる樹脂は、たとえば熱硬化性樹脂および熱可塑性樹脂であって、その一例を挙げると、エポキシ樹脂、ポリイミド樹脂、ABS樹脂、ポリメチルペンテンなどがある。樹脂としてはCuメッキの密着度の高い樹脂が好ましい。

【0044】こうして図16に示されるように、射出成形された基体1が得られる。基体1は、一方のスタンプ17に形成された第1凸部28、29に対応して微細な溝47、48が形成されるとともに、第2凸部31に対応する比較的大きい寸法形状を有する凹所49を有する。基体1はまた、他方のスタンプ37の第1凸部38、39に対応する微細な溝51、52を有する。

【0045】図16に示される基体1には、レーザ光を用いて、または小形のドリルを用いて、図17に示されるようにスルーホール53、54を穿設する。スルーホール53、54は、素子取付面6と対向面6aとを連絡する。

【0046】要約すると、例えば、ガラス基板18にフォトレジスト19を塗布し、その後フォトリソグラフィ法を用いて作成したスタンプマスクにNiメッキ27を施し、Niを剥離させて射出成形用のスタンプ17を形成する。このスタンプ17を金型に取り付け、加熱された樹脂を注入、冷却することで、基体1の表面に微細な凹溝47、48；51、52の加工およびテーパを有する凹所49の形成を行う。こうした射出成形法を用いることで、樹脂表面を滑らかに仕上げるのが可能で、樹脂表面からの発塵を抑えることにも容易である。

【0047】樹脂として、熱膨張係数 $\alpha=10\sim20$ ppm程度の低い熱膨張係数を有する熱硬化性樹脂を用いることで、光学センサ用途向けなど高い寸法精度を要する基体を形成することができる。

【0048】前述の図17の基体1には、図18に示されるように素子取付面6および対向面6aにわたって導電材料である金属メッキを施してメッキ層56を形成する。凹所49には、メッキ層56が形成されないように

するために、合成樹脂から成るレジスト層57を、メッキに先立ち、設けておく。このメッキ層56は、微細な溝47、48；51、52とスルーホール53、54を埋める。図18に示される基体1は、複数の基体1が行列状に隣接して連なって前述の図15と同様にして射出成形され、次に、図16および図17に示されるように金属メッキ層56が形成され、その後、個別的な単一の基体毎に分断された、いわゆる多面個取りされた基体である。

【0049】次に図19に示されるように対向面6a上のメッキ層56を平坦に研磨し、溝47、48内のメッキ金属が露出して対向面6aで各溝47、48毎に区分して分離するように、研磨作業を行う。また基体1の側面59が平坦面となるように、メッキ層56を除去する。凹所49からは、図18に示されるレジスト層57を除去する。

【0050】その後、基体1の素子取付面6において溝51、52に埋められたメッキ金属が素子取付面に露出して区分されて離間するように、対向面6の研磨を行い、図19に示されるメッキ層56を除去する。こうして前述の図1に示される未完成のパッケージ14を得る。図17～図19において参照符53、54で示されるスルーホール内壁には、金属がメッキされ、図1では参照符3で示される。また図16～図19に示される対向面6aにおける溝47、48に埋められたメッキ金属は、図1では接続パッド4で示される。さらに図16～図19に示される素子取付面6に形成された溝51、52に埋められたメッキ金属は、図1において金属配線2で示される。

【0051】要約すると、図17に続いて、基体1表面に形成された凹溝47、48；51、52が埋まるほどの厚みになるように金属（たとえば金、銀、銅、ニッケル等）および合金メッキを行う。さらに基体1表面を研磨し、凹溝以外の基体表面の金属を除去することによって、凹溝中の金属が個別に区分され、所望の厚さおよび幅を有する配線パターンが得られる。多面個取りの場合、金型を用いて四辺を整形した後、電解Ni/Auメッキを行う。チップマウントを行った後、個片化することでハンドリングに優れた構成となる。こうした方法によって、従来のような露光法を用いずに済むため、工程を簡略化でき、製造時間（タクトタイム）を短縮でき、コストの大幅な低減が可能となる。

【0052】また、基体1の表裏はほぼ平行に研磨することが可能であることから、片面に受光素子11等のチップ、その反対面にカバーガラス8を接着固定した場合において、チップ11とカバーガラス8との平行度を十分に保つことが容易である。

【0053】また、基体1の表面および裏面を連絡するスルーホール53、54を形成し、スルーホール53、54の内面に配線導体を形成することで、外部接続端子

の配置の設計自由度が高くなる。またスルーホール53、54は、射出成形時に形成してもよく、射出成形後にドリル等で追加工してもよい。

【0054】また、受光素子11等のチップを基体に接続する方法として、フリップチップ接続法を用いることが可能である。

【0055】このように基体1の表面や内部に配線パターンを形成する場合、精密射出成形、メッキ、研磨、ドリル形成、金型加工などの簡素な工程だけで所望の形状を有するパッケージ15が得られる。さらに複数個分の基体1を、1工程の射出成形によって一斉に製造し、各基体1を個別的に打ち抜く製造方法であるいわゆる多面個取りによる一括加工が容易であるため、量産性に優れ、高い寸法精度、低発塵性、低コストで光電素子用パッケージを製造できる。

【0056】パッケージ15の製造工程をさらに述べると、次のとおりとなる。まず、フォトリソグラフィ法を用いて作製したスタンプマスタ19にニッケルメッキを施し、射出成形用のスタンプ17、37を形成する。このスタンプ17、37を金型に取り付け、加熱された樹脂を注入、冷却することで、基体表面にピッチ10μm～1mmの微細な凹加工を行う。

【0057】また、素子が搭載される周囲には、凹所49によって素子取付面6を基準として10°～80°のテーパ角度θ1を有する光導入貫通孔61が形成される。こうしたテーパ形状の光導入貫通孔61の内面では光の乱反射が少なくなり、特に受光素子を搭載した場合、迷光の低減に寄与する。

【0058】基体1を構成する樹脂として、α=10～20ppm程度の低熱膨張係数かつ、低発塵性の熱硬化性樹脂（たとえば、三井化学製エポキシ樹脂（メッキグレード））を用いることで、高寸法精度を有する光学用途向け基体を形成することができる。低発塵性とは3μm程度のダストの発生量が10個/cm²以下であることをいう。また、ポリエーテルスルホン（PES）、熱可塑性ポリイミド樹脂、ABS樹脂といった、高ガラス転移温度を有する熱可塑性樹脂も耐熱性の基体1の材料として使用することができる。

【0059】基体1の厚みは特に制限はないが、たとえば厚さ1mm以下という薄い基体にも本発明は適用できる。

【0060】凹溝47、48；51、52の断面形状は、たとえば矩形、半円などに形成可能であり、溝加工の寸法公差は1μmという高い精度で実現可能である。

【0061】また、レーザ加工やドリル加工を用いて、基体1にスルーホール53、54を形成し、その内面に配線導体を設けることによって、基体1の表裏同士の電気接続が可能になる。そのため、配線パターンや外部接続端子の配置自由度が高くなり、デジタルカメラ等の装置設計の自由度に寄与する。

【0062】たとえば、基体の両面を導通させるスルーホール53、54を直径0.3mmドリルを用いて孔加工した後、この基体表面の凹溝47、48；51、52が埋まるほどの厚み10～100μmの銅メッキを行い、基体1表面を研磨することで凹溝以外の金属を除去することで所定の幅および厚みを有する配線パターンが得られる。

【0063】さらに、金型を用いた抜き加工を施すことによって、光学系取付ガイドとして直径0.3～3mmの孔や受光素子取付部として一辺3～15mm程度の矩形窓62を形成できる。このとき抜き加工の面内位置ずれは、50μm以内の高精度を達成できる。

【0064】その後、凹溝47、48；51、52以外の部分に形成された余分な金属56を銅エッチング液と砥粉を混ぜたスラリーを用いたパッド回転研磨法で除去すると、凹溝中の金属が区分されて、基体1の平坦面6、6aに、たとえば幅5～500μm、幅公差1μm、厚み5～95μm程度の配線パターン2、4を得ることができる。

【0065】また、図18のレジスト層57を用いずに、光導入貫通孔61の内面に形成された金属メッキは、素子の性能が悪影響を受けない場合にはそのまま残してもよく、研磨後も電気的な接続を残すことで、金属メッキの上に金やニッケル等のメッキを重ねて形成することも可能である。また、光導入貫通孔のテーパ部に微細な溝を形成しておけば、金属メッキによって配線導体を形成することができる。溝部以外のメッキ層を研磨除去することにより、同様にして配線パターンが形成される。

【0066】スタンプ17、37を用いるメリットとして、スタンプ17、37により回路となる部分の断面構造を矩形に設計しておき、さらに凹溝47、48；51、52に埋め込まれる金属メッキを銅メッキにすることで、断面がほぼ矩形の低抵抗な配線パターンを形成することができる。さらに、スタンプ方式によって銅配線幅の加工公差を1μm程度とすることは容易であり、この結果、高密度配線かつ特性インピーダンス公差が小さい銅配線を得ることができる。

【0067】また、凹溝に埋め込む金属メッキの代わりに、ペーストやゾルゲル材料からできる樹脂、または光学的に透明な樹脂を埋め込むことも可能であり、半導体電子部品、光学製品、磁気製品、記録媒体等の高密度、高集積化手法としても適用可能である。

【0068】また、金属が凹溝に埋め込まれた基体1の表裏の面6、6aはほぼ平行に研磨することができるため、片面6に受光素子11等のチップ、その反対面にカバーガラスを接着固定した場合、チップ11とカバーガラス8の平行度を充分高く保つことが容易である。

【0069】また、素子取付面6に受光素子11を設けた場合、基体1からの発塵があると、受光面12に付着

して、ダークスポットを生成する可能性がある。その対策として、物理的加工等に対してバリやフレークが発生しにくい樹脂を選択したり、あるいは仮にバリやフレークが発生したとしても過マンガン酸カリウム等のデスミヤ処理で容易に取除ける樹脂を選択することが重要である。この点でエポキシ樹脂が好ましく、また樹脂にフィラーを混入する場合は、発塵しにくいように密着度等を考慮する。

【0070】受光素子11等のチップを基体1にマウントする方法として、ワイヤボンディング法やフリップチップ接続法が適用可能である。フリップチップ接続法では、バンプ接合が用いられる。バンプ接合の種類としては、Sn-Pb系ハンダ接合やAu-Sn接合が好ましく、特に高信頼性を要求される場合、Au-Au接合が好ましい。

【0071】また、チップ11の接合強度を高めるため、接合部にエポキシ樹脂などのアンダーフィルを含浸させたり、耐湿性を持たせるため樹脂コーティングを行うことで素子の信頼性が向上する。

【0072】また、基体1を装置本体の回路基板に取付ける場合、ハンダ接続やバンプ接続法を用いることが可能である。

【0073】このように基体1の表面や内部に配線パターンを形成する場合、精密射出成形、メッキ、研磨、ドリル形成、金型加工などの簡素な工程だけで所望の形状を有するパッケージ15が得られる。さらに多面取りによる一括加工が容易であるため、量産性に優れ、高い寸法精度、低発塵性、低コストで光電素子用パッケージを製造できる。

【0074】(図1～図19の実施例1) 基体1の原型となるスタンプマスク19をたとえばガラス基板にフォトリソグラフィ法を塗布し、その後フォトリソグラフィ法を用いて作製した。

【0075】このスタンプマスクにニッケルメッキ27を施して、射出成形用のスタンプ17、37を形成した。

【0076】このスタンプを金型42、43、45に取付ける。金型は、図1に示すように、基体1の素子取付面6、素子取付面6に対向する対向面6a、対向面6aから素子取付面6へ向かって細くなるテーパ部7、および素子取付面6や対向面6aの配線パターンに対応した凸部28、29；38、39；31などを型取った形状を有する。また、素子取付面6のうちテーパ部7の底部に相当する部分5は、射出成形時に残しておいて、後工程のプレス抜き加工またはレーザ加工によって受光素子の開口62とする。素子取付面6に相当する金型の位置にスタンプ37が設置される。シリンダ内で80℃に加熱された樹脂を温度180℃に加熱されたスタンプに注入した。硬化時間は3分とした。樹脂には、線膨張α～20ppmの三井化学(株)製EPOX(メッキグレー

ド)を用いた。

【0077】射出成形によって、基体1表面には溝幅約0.1mm、ピッチ約0.5mmの微細な凹溝47、48;51、52が形成された。溝47、48;51、52の断面形状はほぼ矩形であり、溝47、48;51、52の深さは0.03mmとなった。基体の厚みは約1mmである。

【0078】テーパー部7のテーパー角度 $\theta 1$ は、素子取付面を基準として $10^{\circ} \sim 80^{\circ}$ の範囲が好ましく、より好ましくは $10^{\circ} < \theta < 50^{\circ}$ である。図ではたとえば45 $^{\circ}$ に形成した。

【0079】さらに、基体1にドリル加工を施して、基体1の厚み方向に沿って直径0.3mmのスルーホールを形成し、素子取付面6と対向面6aとを連絡させた。続いて、基体1の表面の凹溝47、48;51、52が埋まるように厚み0.075mmの銅メッキを行い、凹溝47、48;51、52およびスルーホール53、54を含む基体1表面全体に導体56を形成した。

【0080】次に、素子取付面6を砥石に接触させて、スラリーを用いた研磨法により凹溝47、48;51、52以外の素子取付面6に存在するメッキを除去した。すると凹溝47、48;51、52中の導体が個々に区分されて、溝平面形状に対応した配線パターン2が得られた。基体1の対向面6aおよび側面も同様に、スラリー研磨法を用いて除去した。すると凹溝47、48;51、52中の導体が個々に区分されて、溝47、48;51、52平面形状に対応した配線パターンが得られた。続いて、銅メッキの腐食防止のために、基体1露出表面全体に厚み約5 μ mのニッケルを電解メッキで形成し、さらに厚み約0.5 μ mの金を電解メッキで形成した。

【0081】こうして図1に示すように、素子取付面6の溝に金属配線2が形成され、対向面6aの溝に接続パッド4が形成され、スルーホール3の内面に導体が形成された。

【0082】次に、テーパー部7の底部に相当する部分5にプレス抜き加工を施して、図2に示すように、受光素子11の開口62を形成する。こうして光電素子用パッケージ15が完成する。

【0083】図2のパッケージ15の実装状態を示す図3を参照して、受光素子11は、外部からの光を受ける受光部12と、受光部12の周囲に設けられた金属接続パッド10などを有し、基体1の素子取付面6に搭載される。金属接続パッド10と金属配線2との間に異方性導電ペースト9が介在し、圧着した後、熱硬化処理によって両者の電気接続の固定が行われる。

【0084】基体1の対向面6aには、テーパー部7の開口を覆うようにガラス板8が接着剤等で固定される。対向面6aに形成された接続パッド4には、異方性導電ペースト9が塗布され、配線板64の導体65との電気接

続が行われる。

【0085】外部からの光は、ガラス板8、テーパー部7の内部空間を通過して受光部12に到達する。このときテーパー部7のテーパー角度 $\theta 1$ を $10^{\circ} \sim 80^{\circ}$ の範囲に設定することによって、光導入貫通孔61の内面における光の乱反射が少なくなり、迷光を低減できる。

【0086】図20は本発明の実施の他の形態のパッケージ15aの断面図であり、図21は図20に示されるパッケージ15aの実装状態を示す断面図である。図20および図21に示されるパッケージ15は、前述の図1～図19に関連して前述した実施の形態に類似し、対応する部分には同一の参照符を付す。この実施の形態では、光導入貫通孔61は、前述の実施の形態のテーパー部7とは逆向きであるテーパー部7aを有する。このようなテーパー部7aによってもまた、受光部20に不所望に入射される光を防止することができる。

【0087】図21に示されるように金属配線2には、フレキシブル配線基板67の電気絶縁性合成樹脂製基材68上に形成された導体69が、異方性導電ペースト71によって接続される。また接着剤72によって金属放熱部材73が受光素子11に固定される。

【0088】図22は本発明の実施のさらに他の形態のパッケージ15bの断面図であり、図23は図22に示されるパッケージ15bの一部の平面図である。パッケージ15bは、前述の図1から図19の実施の形態に類似し、対応する部分には同一の参照符を付す。前述の実施の形態では、スルーホール3を基体1の内部を貫通するように形成したが、スルーホール3bは基体1の側面59に沿って半割り状に形成する。

【0089】図24は、図22および図23に示されるパッケージ15bの製造工程を説明するための一部の簡略化した平面図である。前述の射出成形によって得られた基体1b1、1b2は、溝47b1、47b2を有し、レーザ光またはドリルなどによって断面円形の透孔74を形成する。その後、各基体1b1、1b2を切断部75で切断し、各基体1b1、1b2を分断して製造する。この透孔74は、その断面が半円形であり、溝47b1、47b2にそれぞれ連なる。前述の図18および図19の工程と同様にして、これらの溝47b1、47b2と、透孔74の半割り状の溝とに、Cuなどのメッキを施し、前述の研磨によって各金属配線2を形成するとともに、半割りスルーホール3bにメッキ金属を形成して研磨によって区分する。

【0090】図25は、図22～図24に示されるパッケージ15bの実装状態を示す断面図である。スルーホール3bには、配線基板76の導体77が、たとえばハンダ78などによって接続される。

【0091】図26は本発明に係るパッケージ14cの他の例を示す断面図であり、図27はその側面図である。ここでは、素子取付面6の溝2と連絡するように、

(9)

15

基体1の側面59に溝79を形成し、両溝79の中に金属メッキ等で導体を形成することによって、素子取付面6の溝に金属配線2を形成し、基体側面の溝に接続パッド4を形成している。

【0092】接続パッド4を基体側面に配置することによって、配線板の設計自由度が高くなる。

【0093】また、側面溝79の深さを素子取付面6の溝2の深さの2〜10倍の範囲に設定することによって、側面79の配線導体2を十分な厚さに形成できるため、ハンダ等による外部接続強度を格段に向上できる。そのため配線板との接続処理が安定し、接続強度も向上する。

【0094】図28は、図26および図27に示される未完成のパッケージ14cの製造工程を説明するための一部の斜視図である。基体1c1、1c2には、溝47b1、47b2が射出成形によって形成され、レーザ光またはドリルによって断面円形の有底溝79が形成される。その後、前述の図18および図19などに示されるように、各溝47b1、47b2および半割り状の有底溝79の側面にCuメッキ層が形成されて研磨によって区分される。その後、切断部75で、各基体1c1、1c2が分断される。図26〜図28の実施の形態におけるその他の構成と製造工程は、前述の実施の形態と同様である。

【0095】図29は、本発明の実施のさらに他の形態のスタンプ17dを示す断面図である。この実施の形態は、前述の実施の形態に類似し、対応する部分には同一の参照符を付す。特にこの実施の形態では、第1凸部29および第2凸部31のほか、スルーホール53、54または有底溝79に対応して深さ形状の異なる第3凸部81が形成される。これによってスルーホール53、54および有底溝79のレーザ光またはドリルによる加工が容易になる。

【0096】図30は、図26〜図28に示されるパッケージ14cの実装状態を示す断面図である。パッケージ14cには、受光素子11が接続され、その構成は、前述の実施の形態と同様である。配線基板76の導体77は、ハンダ82によって接続パッド4に接続される。

【0097】図31は、本発明の実施の他の形態の実装状態を示す断面図である。パッケージ14の金属配線2または接続パッド4には、可撓性配線基板76が接続される。この配線基板76にはまた、配線基板83の導体84が接続される。導体84には、異方性導電ペースト85によって、たとえばコンピュータまたはメモリなどの電子回路装置86が接続される。また配線基板83とパッケージ14を一体化し配線基板76を省略することもある有用な応用例となる。

【0098】パッケージ14cに形成された受光素子11は、配線基板76に形成された取付孔87に、受光素子11が配置され、この配線基板76に、パッケージ1

4cが固定される。

【0099】

【発明の効果】以上詳説したように本発明によれば、基体の表面や内部に配線パターンを形成する場合、精密射出成形、メッキ、研磨、ドリル加工、金型加工などの簡素な工程だけで所望の形状を有するパッケージが得られる。さらに多面取りによる一括加工が容易であるため、量産性に優れ、高い寸法精度、低コストで光電素子用パッケージを製造できる。特に本発明によれば、電気絶縁性合成樹脂などの材料から成る基体には、配線パターンに対応した微細な溝と、その溝とは深さなどの寸法形状が異なる光導入貫通孔を形成するための凹所とを、同一のスタンプを用いて、そのスタンプに形成された第1および第2凸部を用いて射出成形して製造することができるようになる。

【図面の簡単な説明】

【図1】本発明に係る未完成のパッケージ14の一例を示す断面図である。

【図2】図1に示したパッケージのプレス抜き加工後の完成したパッケージ15の形状を示す断面図である。

【図3】図2に示されるパッケージ15の実装状態を示す断面図である。

【図4】本発明の実施の一形態のパッケージ15の図2における上方から見た斜視図である。

【図5】パッケージ15の図2における下方から見た斜視図である。

【図6】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図7】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図8】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図9】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図10】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図11】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図12】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図13】本発明の実施の一形態のスタンプ17を製造するための工程を説明するための断面図である。

【図14】本発明の実施の一形態におけるスタンプ37を示す断面図である。

【図15】基体1を射出成形するための工程を説明するための断面図である。

【図16】基体1の断面図である。

【図17】基体1にスルーホール53、54が形成された状態を示す断面図である。

【図18】多面個取りの場合における基体1にメッキ層

56を形成する工程を説明するための断面図である。

【図19】基体1のメッキ層56を研磨する工程を説明するための断面図である。

【図20】本発明の実施の他の形態のパッケージ15aの断面図である。

【図21】図20に示されるパッケージ15aの実装状態を示す断面図である。

【図22】本発明の実施のさらに他の形態のパッケージ15bの断面図である。

【図23】図22に示されるパッケージ15bの一部の平面図である。

【図24】図22および図23に示されるパッケージ15bの製造工程を説明するための一部の簡略化した平面図である。

【図25】図22～図24に示されるパッケージ15bの実装状態を示す断面図である。

【図26】本発明に係る未完成のパッケージ14cを示す断面図である。

【図27】本発明に係る図26のパッケージ14cを示す側面図である。

【図28】図26および図27に示される未完成のパッケージ14cの製造工程を説明するための一部の斜視図である。

【図29】本発明の実施のさらに他の形態のスタンプ17dを示す断面図である。

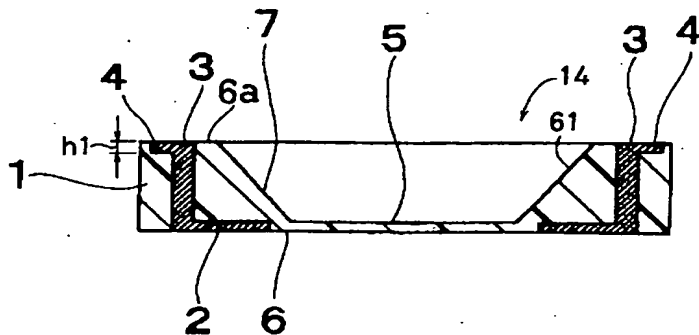
【図30】図26～図28に示されるパッケージ14cの実装状態を示す断面図である。

【図31】本発明の実施の他の形態の実装状態を示す断面図である。

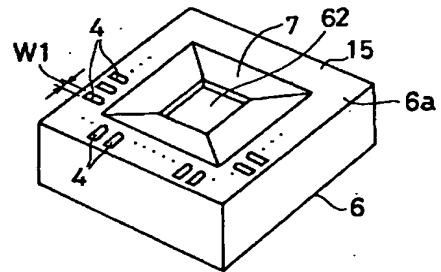
【符号の説明】

- * 1 基体
- 2 金属配線
- 3 スルーホール
- 4 基板接続パッド
- 5 プレス抜き部分
- 6 素子取付面
- 7 テーパ部
- 8 ガラス
- 9 異方性導電ペースト
- 10 金属接続パッド
- 11 受光素子
- 12 受光部
- 15 パッケージ
- 17, 37 スタンプ
- 19 フォトリソ層
- 27 金属メッキ層
- 28, 29; 38, 39 第1凸部
- 31 第2凸部
- 34 傾斜部
- 41 金型装置
- 42, 43, 45 金型本体
- 44 射出成形空間
- 47, 48; 51, 52 溝
- 49 凹所
- 53, 54 スルーホール
- 56 メッキ層
- 61 光導入貫通孔
- 62 窓
- 79 溝
- * 30 81 第3凸部

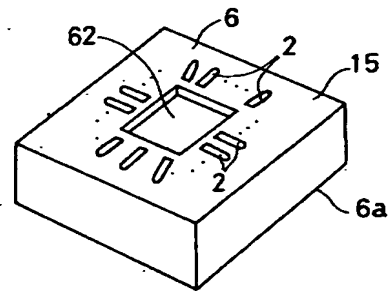
【図1】



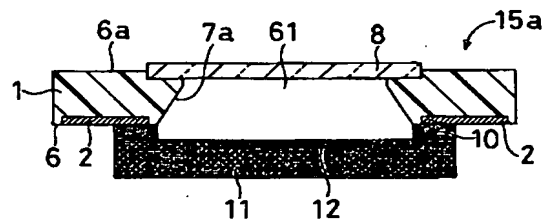
【図4】



【圖5】

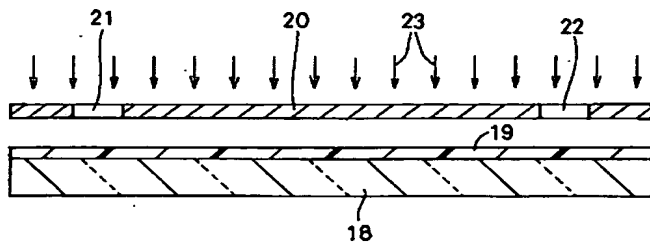


【図20】

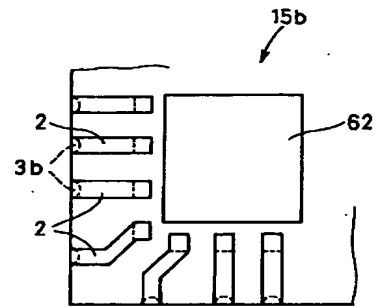


【図20】

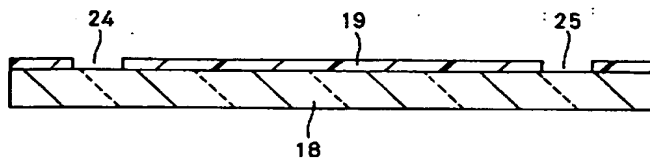
【図 7】



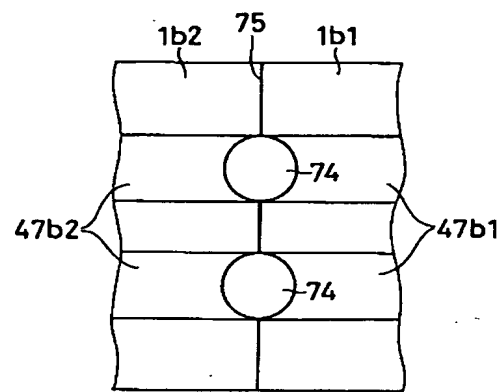
【図 23】



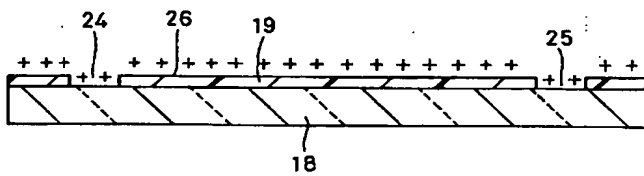
【図 8】



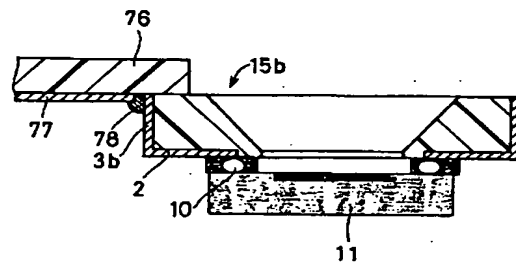
【図 24】



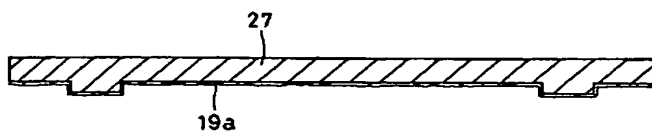
【図 9】



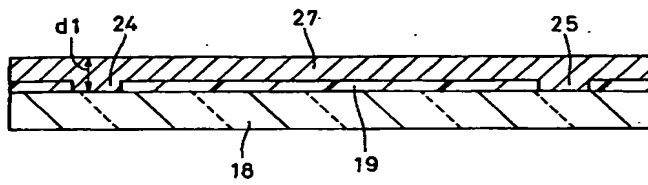
【図 25】



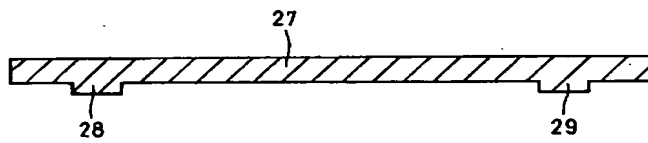
【図 11】



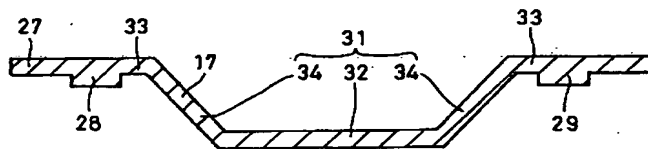
【図10】



【図12】



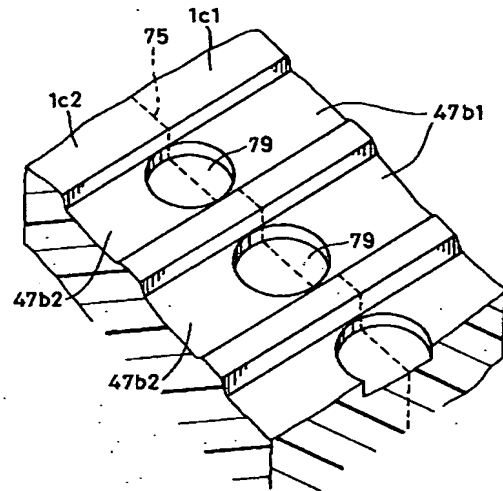
【図13】



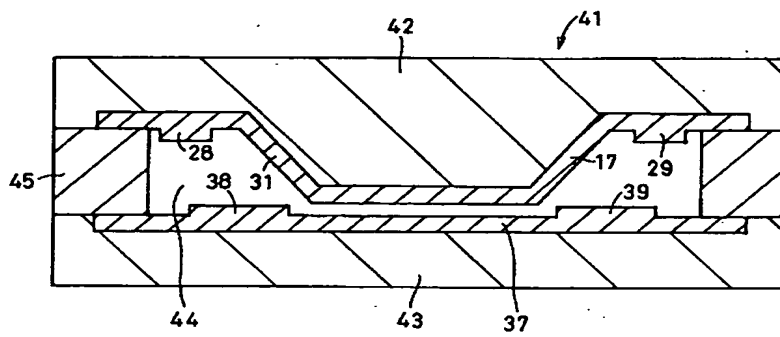
【図14】



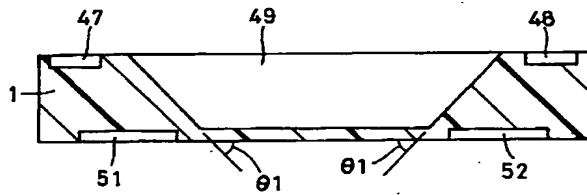
【図28】



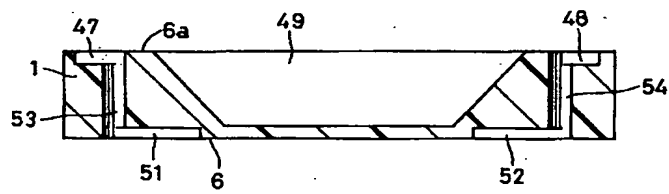
【図15】



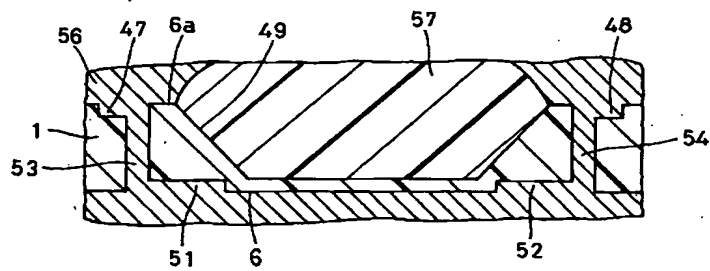
【図16】



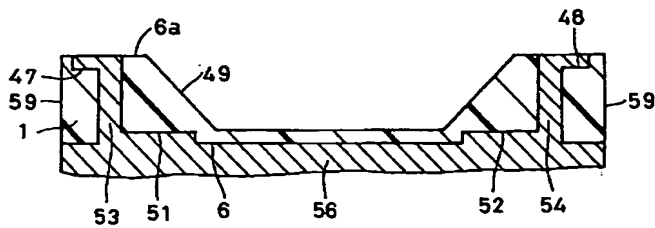
【図17】



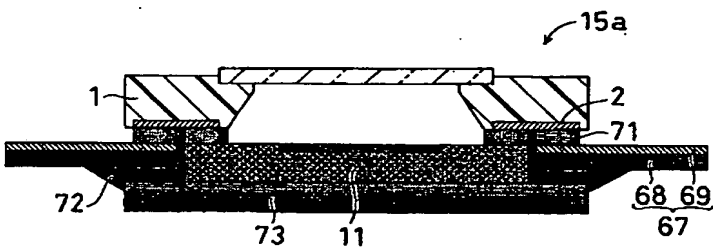
【図18】



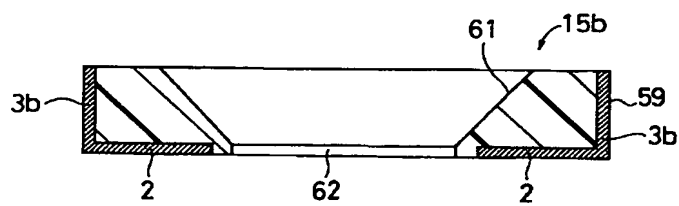
【図19】



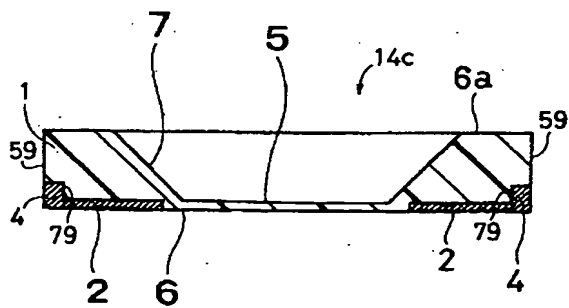
【図21】



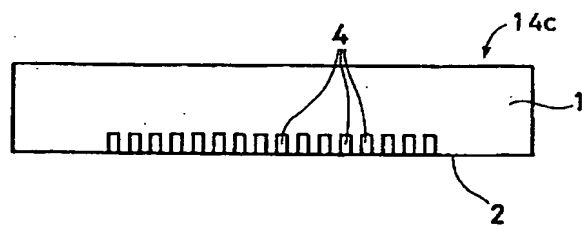
【図22】



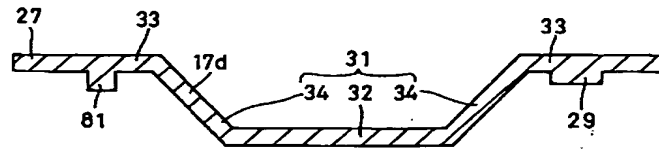
【図26】



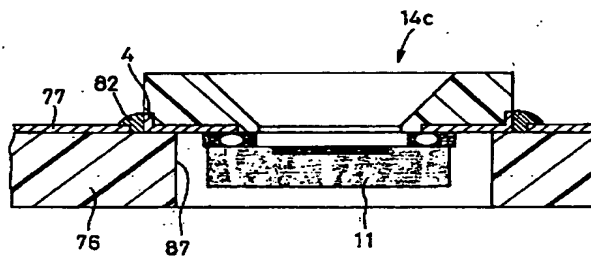
【図27】



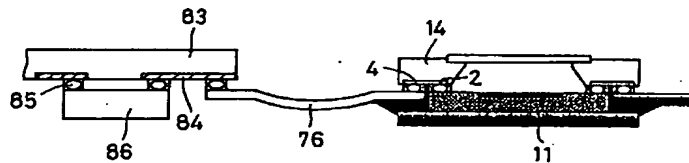
【図29】



【図30】



【図31】



フロントページの続き

Fターム(参考) 4M118 AA10 AB01 BA10 BA14 FA06
 FA08 HA24 HA26 HA31 HA32
 HA33
 5F041 AA37 AA42 DA02 DA04 DA09
 DA19 DA34 DA35 DA39
 5F088 AA01 BA20 JA06 JA10 JA20

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.